

Стартовый комплект разработчика детерминированной промышленной сети стандарта TSN

Компания TTTech Industrial (Австрия), производитель компонентов для построения сетей с передачей по временному расписанию, выпустила комплект TSN Starter Package, предназначенный для прототипирования и тестирования сетевых конфигураций, использующих механизмы стандарта TSN.



Времязависимая сеть (Time-Sensitive Networking, TSN) — это расширение стандарта Ethernet для промышленных сетей с трафиком, критичным к временным задержкам. Технология TSN позволяет реализовать одну из основных составляющих концепции «Индустрия 4.0» — конвергенцию (слияние) сети управления оборудованием технологического процесса с корпоративной сетью промышленного предприятия. В сети Ethernet с поддержкой TSN данные, критичные ко времени доставки, передаются вместе с не критичными данными, а передача не критичных данных не влияет на время передачи критичных данных. Это достигается с помощью применения для критичных данных технологии передачи по временному расписанию (time-triggered technology).

В комплект TSN Starter Package входят: плата коммутатора TSN на базе FPGA, конфигурируе-

мое IP-ядро для FPGA, реализующее механизмы TSN, и программное обеспечение для разработки топологии и планирования трафика. В стартовом комплекте лицензии на IP-ядро и ПО планировщика временные — на срок 6, 12 или 24 месяца.

Ядро FPGA IP поддерживает базовые TSN-механизмы IEEE 802.1AS Time Synchronization и IEEE 802.1Qbv Time Aware Shaping, а также механизмы IEEE 802.1Qbu Frame Preemption, IEEE 802.1Qcc Stream Reservation Protocol Enhancements и IEEE 802.1CB Seamless Redundancy. Эта реализация TSN для FPGA предназначена для производителей промышленных устройств, которые хотели бы встроить поддержку TSN в свои устройства уже сегодня, но в условиях развивающегося стандарта иметь возможность быстрого обновления. Одним из пользователей TSN-IP-ядра TTTech является компания B&R, встроившая TSN в свою модульную систему ввода/вывода X20.

Компания TTTech Industrial производит также IP-ядро для FPGA, реализующее стандартные протоколы резервирования (redundancy) в Ethernet-сетях: протокол параллельного резервирования PRP (Parallel Redundancy Protocol) и протокол резервирования кольцевого соединения HSR (High-availability Seamless Redundancy). Протоколы PRP и HSR являются стандартами МЭК 62439-3 и предназначены для построения распределенных систем управления высокой надежности, таких как автоматизация подстанций и управление движением. Ядро IP протоколов HSR/PRP компании TTTech поддерживает FPGA Intel Cyclone IV и Cyclone V, однако другие FPGA тоже могут применяться. Одним из пользователей HSR/PRP IP-ядра TTTech является компания ABB, применяющая это IP-ядро в устройствах защиты Relion.

Дистрибьютор компании TTTech в России — компания «АВД Системы», поставщик средств разработки программного обеспечения критически важных для безопасности сертифицируемых встраиваемых компьютерных систем.

ООО «АВД Системы», г. Москва,
тел.: +7 (916) 194-4271,
e-mail: avdsys@aha.ru,
сайт: www.avdsys.ru/tttech